



以奈米科技增進金屬／半導體接點導電特性

文・照片提供／黎中立（電子所博士班） 管傑雄（電機系教授）

在半導體元件及積體電路的應用領域中，金屬／半導體歐姆接點(metal-semiconductor Ohmic contact)始終扮演著一個重要的角色，因為它是元件與其外部連接的橋樑。所謂歐姆接點是指施加電壓於其上時能提供元件所需的電流，但不會影響元件特性之接點，也就是在接點處的電壓降與元件工作區的電壓降相比要夠小。傳統上為了改進金屬／半導體介面(metal-semiconductor interface)而獲得歐姆接點，一般都是將金屬蒸鍍在半導體表面後，再進行所謂的退火處理(annealing process)，即一種加熱處理，例如：鋁／矽接點須加熱至約450°C，以增進金屬／半導體接點之導電特性(Metal-Semiconductor Contact Conductance)，但在元件日益縮小的趨勢中，加熱所造成的滲雜原子(dopant atoms)擴散效應，會影響元件的功能。在此考量下，低溫製程是可行的改進方式。本研究目的在提供有別於退火處理的另一種選擇，即應用奈米科技來改進金屬／半導體接點之導電特性，本實驗室應用電子束微影技術(Electron Beam Lithography)，在矽晶片表面製造奈米孔洞陣列結構，以改善金屬／半導體介面性質並增進其導電性，目前研究結果顯示，在矽晶片表面建構方型孔洞陣列，且在孔洞夠小的情況下，與未建構奈米孔洞而只做退火處

理的對照樣品相比，其金屬／半導體接面的導電特性可獲致2~6倍的改善，而將具奈米孔洞之樣品再做退火處理時，可達到約4個數量級之改進，而且其退火溫度及時間皆小於傳統退火處理者。

在實驗中，我們充份發揮了本實驗室電子束微影技術之均一性(uniformity)及多樣性(flexibility)特點，設計從200奈米至數十微米的方型孔洞陣列，並各具特定的週期，以探究奈米孔洞陣列結構特性對金屬／半導體導電特性的影響。首先將設計好的陣列結構圖型(Pattern)經由電子束微影製程，將其刻畫在塗布於矽晶片表面之光阻材料上，再經反應式離子蝕刻(Reactive Ion Etching, RIE)製程將圖型轉至矽晶片上，隨即將殘留於矽晶片表面之光阻材料去除，並清潔其表面及做去氧化層處理，即完成奈米孔洞陣列的製作，完成之結構如圖



管傑雄小檔案

1962年出生於臺北，1985年臺灣大學電子工程學系畢業，於1990及1994分別取得美國普林斯頓大學電子工程碩士及博士學位。

攻讀博士時主修暗電流和紅外線熱電子電晶體的雜訊分析，並與紐澤西西美軍實驗室合作。1994獲聘臺大電子工程學系副教授，2002年升任教授迄今，現亦為國際電機電子學會及斐陶斐榮譽學會會員。專長為光電元件、雜訊量測、奈米電子、生醫晶片，近來主要研究有室溫紅外線偵測器、量子井光偵測器和雷射、微電子生醫晶片、矽鍺發光二極體、快閃記憶體和如何量測及抑止光偵測器雜訊。

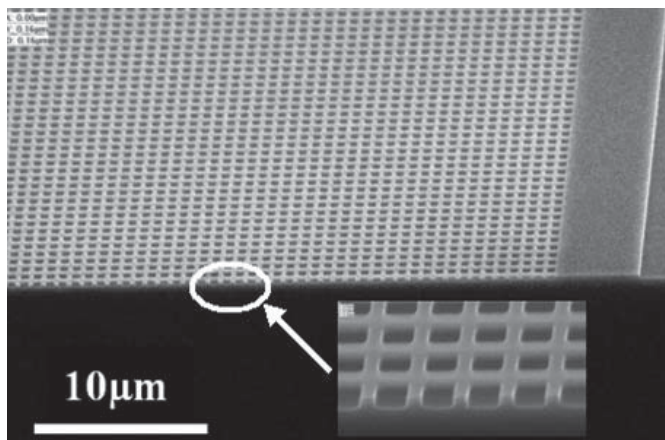


圖 1：奈米孔洞陣列結構斷面 45° 傾視掃描式電子顯微鏡 (Scanning Electron Microscopy, SEM) 照片。

1所示。接著將鋁蒸鍍在矽晶片表面，並涵蓋所有方型孔洞陣列區域，即構成一個金屬／半導體接點，如圖 2，而 4 個接點依續兩兩之間之距離為 20、30 及 40 微米。形成一組基於傳輸線法(Transmission Line Method)之量測架構，以量測接點導電率。實驗結果顯示，在孔洞陣列涵蓋率夠大時（約大於 8%），單位孔洞面積之電導值即導電率與其涵蓋率無關，因為在高涵蓋率時導電性由流經孔洞內之電流（如圖 2 的 I_i ）來決定，而在低涵蓋率時導電性由流經孔洞外之電流（如圖 2 的 I_o ）來決定，從中並發現導電率會受到孔洞大小的影響，如圖 3 所示，導電率隨著孔洞的變小而增加。為了與不具孔洞陣列而只做退火處理的實驗樣品作比較，將一系列的實驗樣品從 300°C 到 600°C，每隔 50°C 做退火處理，退火時間為 10 分鐘，其中以在 450°C 作快速熱退火處理(Rapid Thermal Annealing, RTA)者可獲最大導電率，為進一步確認，以該溫度及 550°C 再進行退火處理 30 分鐘，結果亦獲得 450°C 為最佳退火溫度，如圖 3 之插圖所示，遂將此條件下所獲得之導電率作為比較標準，並以圖 3 中之水平橫線標示。圖 3 結果顯示，在孔洞小到 480 奈米以下時，其導電率已超越未具孔洞而只做退火處理之樣品，且達到 2~6 倍的改進。為了確認能否進一步增加具孔洞陣列樣品之導電率，我們著手具 480 奈米孔洞樣品的退火處理，溫度由 20°C 到 620°C，每個樣品

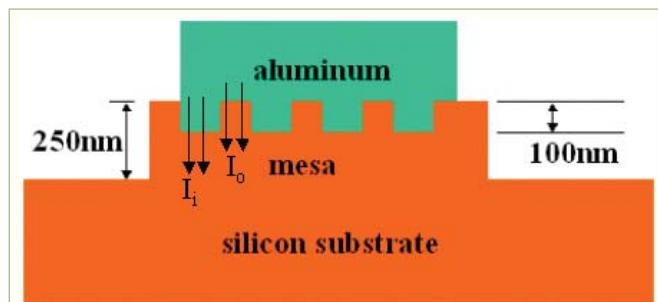


圖 2：鋁 / 矽接點剖面及奈米孔洞陣列金屬覆蓋示意圖。
 I_i 表示流經孔洞內之電流， I_o 表示流經孔洞外之電流。

間隔 40°C，如圖 4 所示，導電率之峰值位於 340°C~420°C 之間，與圖 3 之比較標準比較，可達到約 4 個數量級之改進，端賴於介面影響區域的大小，而且退火溫度及時間皆小於比較標準者。顯示奈米孔洞陣列之運用於改進金屬／半導體介面導電率深具在低溫製程應用之潛力。

為了探究奈米孔洞陣列對金屬半導體介面微結構 (Microstructure) 的影響，我們以穿透式電子顯微鏡 (Transmission Electron Microscopy, TEM) 來觀察樣品斷面 (cross-sectional area)。首先進行未做退火處理之樣品觀察，如圖 5 所示，發現垂直於介面之上下走向高對比線條的產生，並與孔洞大小有一定關係，即孔洞愈小線條的分布密度愈高，為了研究存在於連續兩線條之間高

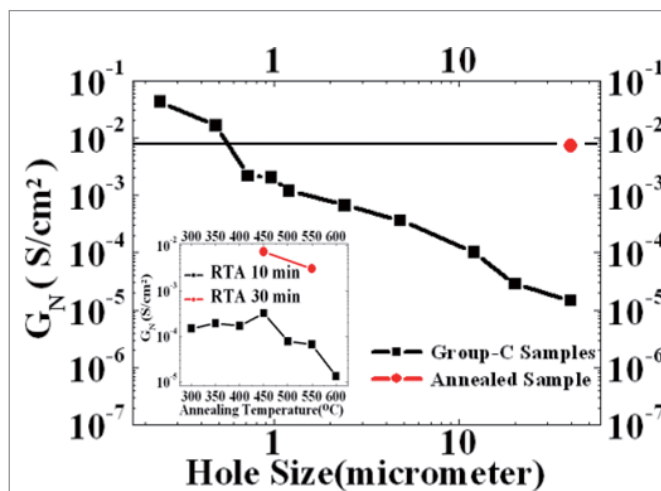


圖 3：金屬／半導體接點之導電率(G_N)與奈米孔洞大小關係圖。插圖為未具奈米孔洞樣品之退火處理結果，橫線代表退火處理最佳結果並作為比較標準。

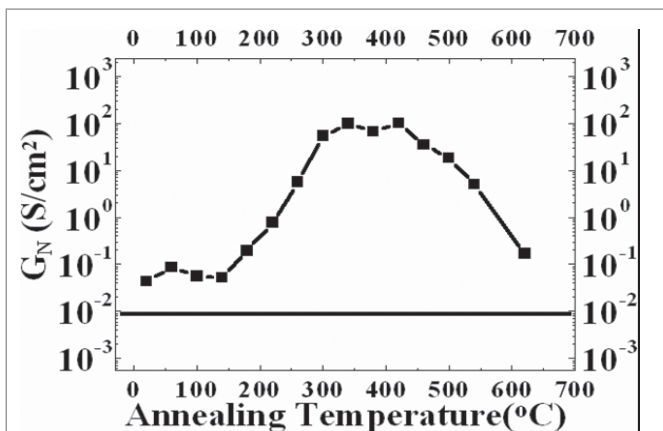


圖 4：具奈米孔洞樣品之退火處理結果。金屬／半導體接點之導電率(G_N)之峰值在 340~420°C 橫線代表同於圖 3 之比較標準。

對比(high contrast)區域的材料性質，我們選擇了480奈米孔洞之樣品作 TEM 斷面觀察及選區繞射分析(Selected Area Diffraction)，結果顯示兩線條間之區域係為結晶結構(crystalline structure)，我們可將此高對比線條稱為晶界(grain boundary)。綜合以上結果得知金屬／半導體接點導電率隨著金屬晶粒(crystal)數目之增加而增加，其初步之解釋為：奈米孔洞陣列造成金屬／半導體介面應變(strain)的改變，致使金屬薄膜產生微結構改變，而造成導電率變大的原因可能是鋁／矽介面之應變造成蕭特基能障(Schottky barrier)降低，導致電流的傳導變大，所產生的晶界亦可提供電流傳導之額外路徑。至此奈米孔洞陣列對金屬／半導體接面導電率提升之原因已獲初步解釋，進一步相關研究如晶格常數(lattice constant)之量測等正在進行中。

綜合以上所述，我們使用本實驗室核心設備—電子束微影系統設計出高均勻性的方型奈米孔洞陣列結構，成功地改進金屬／半導體介面性質並達成增進其接點導電率的目標。實驗結果顯示，當孔洞小到480奈米以下時，其導電率能超越

傳統退火處理之接點導電率，這也說明了小孔洞之陣列結構可取代退火處理，尤其是在低溫製程的應用中。透過穿透式電子顯微鏡的觀察，發現金屬晶粒皆出現於孔洞中或其附近，且晶界密度(grain boundary density)隨著孔洞變小而增大，此結果可被歸為導電率增加的原因之一。其他更深入之探討亦在進行中，經過退火處理後之具奈米孔洞陣列樣品，可大幅改進金屬／半導體接點導電率約達4個數量級，其熱處理溫度及時間均小於傳統退火處理者，基於以上結果證實，奈米孔洞陣列可用於改進金屬／半導體介面應變而增加其接點導電率。

(本期本欄策畫／電機學系林茂昭教授)

參考文獻：

- [1] J. L. Li, C. W. Chiu and C. H. Kuan, "Nanohole-Array Modified Interface to Improve the Metal-Semiconductor Contact Conductance", 2008 International Microprocesses and Nanotechnology Conference (MNC 2008), October 27-30, Fukuoka, Japan.
- [2] J. L. Li, C. H. Kuan, and Y. H. Lin, "Arrayed Holes in the Metal-Semiconductor Interface to Improve the Contact Conductance", 2008 Materials Research Society(MRS) Spring Meeting, Mar 24-28, 2008, San Francisco, U.S. A.
- [3] J. L. Li, C. H. Kuan, G. H. Mei, H. C. Lo, C. K. Lee and L. C. Chen, "Improvement on Metal Semiconductor Contact Conductance by Using the Array of the Square Valleys", International Vacuum Conference-17 / International Conference of Surface Science-13 / International Conference of Nanoscience and technology 2007, July 2-6 2007, Stockholm, Sweden.

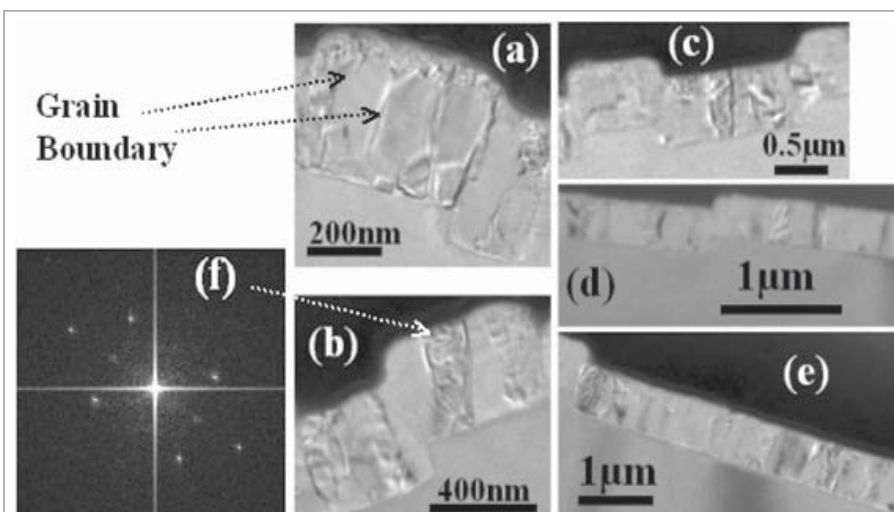


圖 5：金屬斷面微結構(microstructure)穿透式電子顯微鏡照片為 240 奈米孔洞，(b)為 480 奈米孔洞，(c)為 0.96 微米孔洞，(d)為 2.4 微米孔洞，(e)為 12 微米孔洞，(f)為指定區域之繞射圖型。